

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-072739
 (43)Date of publication of application : 27.03.1991

(51)Int.Cl.

H04L 12/28

(21)Application number : 02-119829
 (22)Date of filing : 11.05.1990

(71)Applicant : HITACHI LTD
 (72)Inventor : TAKADA OSAMU
 ONISHI KATSUYOSHI
 KIMURA KOICHI
 TAKIYASU YOSHIHIRO
 YAMAGA MITSUHIRO
 HIYAMA KUNIO
 NAKAMURA KAZUNORI
 TSUKAGOSHI MASAHITO
 TERADA MATSUAKI

(30)Priority

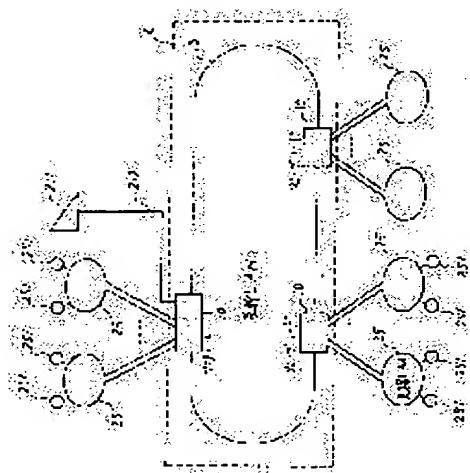
Priority number : 01117303 Priority date : 12.05.1989 Priority country : JP

(54) COMMUNICATION SYSTEM AND ROUTING INFORMATION LEARNING SYSTEM

(57)Abstract:

PURPOSE: To evade useless learning process by transferring a data between plural branch LANs through a base LAN comprising plural physical or logical transmission lines, and transferring the data in the unit of a fixed length.

CONSTITUTION: A base LAN 0 consists of a loop physical transmission line 13 and plural nodes 10 connecting to the line and a branch line LAN 25 at the outside of the base LAN 0 connects to the base LAN 0 via the nodes 10. In general plural stations (terminal equipment) 251 connects to the branch LAN 25. Moreover, a management equipment 211 and a master node are connected by the LAN such as Ethernet 212. Then the management equipment 211 uses the operator command function, that is, a command inputted by the operator to revise the configuration of the base LAN 0 or collect the statistic information in a node. Thus, the useless learning process is avoided.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)	⑩ 特許出願公開
⑪ 公開特許公報 (A)	平3-72739
⑫ 別記号	内整理番号 ⑬ 公開 平成3年(1991)3月27日
⑮ Int.Cl. ⁶ H 04 L 12/28	7928-5K H 04 L 11/00 3 1 0 C
⑭ 発明の名称	通信システムおよびルーティング情報学習方式
⑮ 特願 平2-119829	⑯ 出題 平2(1990)5月11日 平1-11703
⑰ 優先権主張 ⑭ 平1(1989)5月12日@日本(JP)⑮特願 平1-11703	⑱ 明者 高田 治 株式会社日立製作所システム開発研究所内
⑰ 明者 大西 勝 善 株式会社日立製作所神奈川県横浜市戸塚区吉田町22番地	⑲ 明者 木村 光一 株式会社日立製作所神奈川県横浜市戸塚区吉田町22番地
⑰ 出題人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地	⑲ 出題人 小川 勝男 外1名
最終頁に接く	

他の通信システム。

6. それぞれ少なくとも一つのステーションを構成する複数の実験LANと一つの基幹LANとの間でデータを転送する通信システムにおいて、前記基幹LANが、複数の物理または論理ハイウェイと、前記支線LANを接続するためのブリッジと前記ブリッジと前記手順を繰り返すためのスイッチなどを備えた複数ノードとからなり、前記ブリッジは、前記支線LANから、前記ステーションアドレスと通信元ステーションアドレスを持つ可変長の複数データブロックを受信して、これを上記基幹LANへ転送するためのエラーチェック情報を学習表示を伴つ固定長の第2のデータブロックへ貯蔵する第1の貯蔵手段と、前記基幹LANから転送された前記第2のデータブロックを受信して、これを前記第1のデータブロックへ転送する第2の貯蔵手段と、上記第2のデータブロックを転送する目的で上記スイッチにより接続すべき上記ハイウェイの少なくとも一つを構成するためのデータ転送制御方法であって、前記支線LANのひとつから受信した、前記ステータス

7. 前記ブリッジが更に上記支線LANから転送された上記第2のデータブロックを上記エラーチェック情報を用いて検出するためのルーティング情報テーブルを前記先ステーションアドレスと上記出元ステーションアドレスを含むルーティング情報を上記ルーティング情報をデータブールに接続する登録手段とを持つことを特徴とする通信システム。
7. 前記ブリッジが更に上記支線LANから転送された上記第2のデータブロックを上記エラーチェック情報を用いてエラーチェックするためのチェック手段を用ち、前記検出、登録手段が上記チェック手段によりチェック結果及び上記上記表示に伴つてガーティングのための学習をすることを特徴とする請求項6記載の通信システム。
8. それぞれ少なくとも一つのステーションが接続されている複数の支線LANが、ブリッジを介して、複数の物理または論理ハイウェイで構成される基幹LANへ接続されている通信システムにおける基幹LANへ接続された前記システムにおけるデータ転送制御方法であって、前記支線LANのひとつから受信した、前記ステータス

明 碑 告

1. 発明の名稱 通信システムおよびルーティング情報学習方式
2. 特許請求の範囲
1. 前記支線LAN⁶基幹LAN⁷は、前記支線LANを構成する複数の物理、または論理ハイウェイと、基幹LANに接続される少なくとも一つのノードとからなり、前記ノードは、前記支線LANの一つに接続されているブリッジと、前記支線LANと前記ブリッジを接続するスイッチとから成り、前記ブリッジは、前記支線LANから受信した第1のデータブロックを全ての前記物理、また前記支線ハイウェイに接続することを特徴とする。
2. 上記検索手段の検索結果に応じて前記第2のデータブロックを用意転送するためには、前記スイッチを前記用意された前記第2のデータブロックを前記用意1のデータブロックへ接続する第2の接続手段と、上記第2のデータブロックを転送する目的で上記スイッチにより接続すべき上記ハイウェイの少なくとも一つを決定するためにルーティング情報を前記先ステーションアドレスを用いて検出する。
3. 全ての前記第2のデータブロックのそれぞれが、学習表示とエラーチェックフィールドを持つことを特徴とする請求項1記載の通信システム。
4. 前記ノードが複数のブリッジを持つことを特徴とする請求項1記載の通信システム。
5. 前記スイッチが、基幹LANから上記第2のデータブロックを前記エラーチェックコードをもつてエラーチェックするチェックシステムを含むことを特徴とする請求項6記載のデータ転送制御

6. 方法。
- 1.0. 前記チェックステップの結果、及び上記学習表示に従つて前記第2のデータブロックからルーティング情報を抽出し、ルーティングのための学習を行なうステップを含むことを特徴とする請求項8記載のデータ転送制御方法。
- 1.1. それぞれ少なくとも一つのステーションを接続した複数の支線LANと、複数の物理、または論理ハイウェイを持つループ状の基幹LANに接続するためのノード接続であつて、伝送制御部と、ブリッジ部とを有し、前記伝送制御部が、前記基幹LANの任意の段の固定長パケット(基幹LANセル)を他のノードの前記伝送制御部へ転送するために論理ハイウェイを通過する手段を有し、前記ブリッジ部が、前記伝送制御部と前記支線LANの一つと接続する手段とを接続する手段とを接続する。
9. 前記基幹LANから転送された前記第2のデータブロックと前記エラーチェックコードをもつてエラーチェックするチェックシステムを含むことを特徴とする請求項6記載のデータ転送

ハムラビの物語

するノード接続。

1.1.2. 前記複数手段が、前記学習表示として、前記基幹LANセルが複数の分離セルのうちの先頭セルか、單一のセルか、またはそれ以外のセルを表示する区分情報を生成することを特徴とする請求項1-1記載のノード装置。

1.1.3. 前記ノードが、ステーションアドレス、ノードアドレスのセットからなるルーティング情報と並置する空銀/換算手段を持ち、前記空銀/換算手段は前記学習表示に応じて前記ルートティング情報を並置することを特徴とする請求項1-1記載のノード装置。

1.1.4. 複数の前記ブリッジ部が複数送信部へ接続された場合に、前記ルートティング情報が、更に、各ブリッジ部を識別するためのブリッジアドレスを含むことを特徴とする請求項1-1記載のノード装置。

1.1.5. 前記の文様LAN上の複数のステーション間が複数の支線LAN上の複数のデータブロックを前記基幹LANへ送信するために接続され、イウェイと、前記ブリッジは、前記ブリッジを有し、前記ブリッジは、前記支線LANから受信した第1のデータブロックを前記基幹LANに転送するために、固定長の第2のデータブロックへセグメントイングするセグメントイング手段を持ち、他の前記ブリッジのひとつに上記第2のデータブロックを転送するために上記論理ハイウェイの少なくとも一つに上記ブリッジを接続するスイッチを備えることを特徴とする通信システム。

1.6. 前記ブリッジは、前記第2のデータブロックを前記基幹LANの全ての上記論理ハイウェイに接続されることを特徴とする請求項1-1記載の通信システム。

1.7. 前記ブリッジは、前記第2のデータブロックを前記基幹LANから受信するために、複数物種又は論理ハイウェイの唯一つに接続されることを特徴とする請求項1-1記載の通信システム。

1.8. 前記の文様LANと複数LANとからなり、

- 10 -

6

- 14 -

は専用ハイウェイから構成される前記基幹LANのノードのひとつに接続され、上記ノードがルーティング情報を削除して各ノードが、上記基幹LANと上記各LANのあいだでデータを転送する通信システムにおいて、各ノードが、上記文書のLANから受信したデータの中に含まれる新規ステーションアドレスをキーポリシーによって上記ノードを操作する操作ステップと、上記操作ステップの結果が複数ならば、上記文書のLANから受信したデータの中に含まれる送信元ステーション位置を上記テーブルに登録する登録ステップと、上記操作ステップの結果が中継ならば、上記基幹LANから受信したデータの中に含まれる送信元ステーション位置を上記テーブルに登録する登録ステップとを実行することを特徴とする、前記ノードにおけるルーティング情報学習方法。
複数のステーションを接続構成する文書LANが、基幹ネットワークの複数のノードに接続され、該複数ネットワークはN本の輪番伝送路

し、該ステーション位置情報を該記憶手段に並置することを特徴とするルーティング情報学習方式。

・ 前記ノードアドレスが不明の場合は、前記スケーテーション位置情報をもつ前記第2のデータブロックに学習指⽰情報を附加して前記伝送路に送出する際に、前記学習指⽰情報を附加した前記第2のデータブロックをある1本の前記伝送路に同時に送出し、前記学習指⽰情報を附加しない前記第2のデータブロックを他の(N-1)本の前記伝送路に送出することを特徴とする請求項21。

2.1 に記載のルーティング情報学習方式。

・ 前記学習指⽰情報を附加した前記第2のデータブロックを送出する前の前記伝送路は、前記先不応の場合は、前記最先ノードの受信情報がつながる伝送路に送することと相対して、前記第2の伝送のルーティング情報を学習する請求項21記載のルーティング情報学習方式。

・ 前記ステーション位置情報は、前記ステーションアドレスと、該ステーションを認識する情報。

した状況1)のデータブロックが有する完先ステーションアドレスを基にルーティング情報を記憶する記憶手段を複数個、該第1のデータブロックが該複数ネットワークに対して、商業の場合は、該ステーション位置情報を含むは第2のデータブロックに學習指示情報を附加し、ある1本の原稿送信時に送出することを特徴とするルーティング情報學習方式。

2.7. 複数のステーションを接続構成する支線 LAN がループ状の伝送路からなる幹絡ネットワークの複数のノードに接続された通信システムにおいて、

各ノードは、自局が接続する支線 LAN からデータを受信した場合には、該受信データから送信元ステーション位置を記憶手段に登録し、該幹絡ネットワークからデータを受信した場合には、該データが自ノードが送出したデータであれば、送信元ステーション位置を登録せず、該データが他のノードが送出したデータであるれば、送信元ステーション位置を登録すること

介して他の支線 LAN に接続されている場合は、あたかも送信データを用一 LAN 内にあるように適切に通信できる。このルーティング制御は、基本的に IEEE 802.1d MA C Bridge に規定する学習ブリッジのアルゴリズムに従い、LAN を構成する各ノードが以下のようを行う。

各ノードは、預めステーションの位置を登録したエンタリーテーブルを保持しており、支線 LAN からフレームを受信した時、受信フレームの宛先ステーションアドレスをエンタリーテーブルから検索し、もし、宛先ステーションが自ノードが接続する支線 LAN にある場合は受信フレームを解消し、また、宛先ステーションが自ノードから上位 LAN にない場合、あるいは見つからぬ場合は、受信フレームを基幹 LAN に転送する。一方、他の各ノード、基幹 LAN から上位 LAN を受信した時、受信フレームの宛先ステーションアドレスをエンタリーテーブルから検索し、もし、宛先ステーションが自ノードが接続するルーティング情報学習方式。

各ノードは、自署が接続する支線 LAN からデータを受信し、該受信データが商業の端末を監視し、該受信データから中間の端末を監視し、該受信データが中間の端末を監視する中間データから送信元ステーションを検出するルーティング情報学習方式。

各ノードは、自署が接続する支線 LAN からデータを受信し、該受信データが中間の端末を監視するルーティングのノードに接続されることを判断するルーティング情報学習方式。

テレシジョン位置を記憶手袋に登録し、該登録が初めてであれば送信元ステーション位置を基的ネットワークに登録することを特徴とするルーティング情報学習方式。

3.30、複数のステーションを接続構成する実験 LAN が、基幹ネットワークの端節のノードに接続されれば通信システムにおいて、された通信システムにおいて、各該ノードは自局が接続する終端LANか受信したデータブロックを該終端LANから受信して、発達する場合は、該受信データブロックが有する送信元ステーション位置のみ、該終端ネットワークから該ステーション位置を受信し記憶手袋に登録することを特徴とするルーティング情報学習方式。

3.31、前記データブロックは、宛先スチーションアドレスと、送信元ステーションアドレスと、情報をからなることを特徴とする請求項3.0記載のルーティング情報学習方式。

【商戦状況の利用分析】
本報明は、通信システムにて一定定期に支線LANを監視するための支線LANと接続する通信システムおよびひいては監視するものである。

第2のデータブロックを、基幹ネットワークへ送信するようにしておいたために、次回も、接続されたノードは自局が接続する支線LANから受信した第1のデータブロックが基幹ネットワークに付与して、中継する場合は、第1のデータブロックを1つあるいは複数の固定長の第2のデータブロック単位に分割して宛先ノードに伝達し、発着する場合は、分割した第2のデータブロックのうち1つを、送信元ステーション位置情報を含む1つの第2のデータブロックのみを、基幹ネットワークの本の伝送端に送出し、
宛先ノードアドレスが不明の場合には、ステーション位置情報を含む第2のデータブロックに学習指示情報を附加し、ある1本の直伝送路に送出しステーション位置情報を含む第2のデータブロックに学習指示情報を附加せず、他のN本-1の直伝送路に送出し、
第2のデータブロックを、支線LANからも受信し拡張モードに並列に並ぶようとしたものである。

(2) 誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路に送出する。
（3）誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路からものか受信すればよい。
（4）誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路に送出する。
（5）誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路に送出する。
（6）誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路に送出する。
（7）誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路に送出する。
（8）誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路に送出する。
（9）誰が先にステーションが他のノードの文脈を
LANに貢献している。使って、誰で
ノードがつながる伝送路に送出する。

ノードノード／ノードアドレスとが一戦する相データ自ノードノード／ノードアドレスとが一戦する相データから学習しない。

また、本説明は次のように学習するようにして下さい。

ノードは、全ての物理又は論理伝送路を束ねて学習表示された相データを貯り込み、送信元ステーション情報と白ノード内の金ボートへ送り、各ポートは送信元ステーション情報をそれぞれが持つフェントリに登録する。

一方、送信側（送信ポート）は、送信元ステーション位相を含む相データには学習表示し、かつ、学習表示した相データは、1本の伝送路にだけ送出するようになります。すなわち、固形であっても、学習表示の必要がある送信元ステーションアドレスをスヌーズする相データは、任意の一本の伝送路だけにすれば十分である（例えばポートの対応の伝送路となる）。

また、本説明は、次のようく学習するようにしてても良い。周囲の場合はあっても、送信元ステーションの位置情報を含む相データのみは基幹ルーム

の全伝送路に満足する。

(2) 瞬当局先ステーションが他のノードの変更上
ANに依存している。従って、全短データに見
先ノード／ポートアドレスと送信元（自）ノード
ノードアドレスを付加し、さらに、送信元ステ
ーションアドレスを含む短データには学習指⽰を
表示して静的LANの祖先ノード／ポートの変更
がつながる伝送路に送出する。
なお、ポートと受信伝送路は固定的になつて
おくことが望ましい。すなわち、受信がポートアド
レスと受信伝送番号とを同じにしておくことに
より、送信側は祖先ポートアドレスと同一番号の
伝送路にデータを派出し、受信側は自ポートがつ
く短データを受信する伝送路からのみ受信すればよい。
(3) 瞬当局先ステーションが、エンタリリーに見
つからず、局先不明である。従つて、全短データ
に、回帰アドレスとした祖先ノード／ポートアド
レスと、送信元（自）ノード／ポートアドレスを

Nに配達することによって、中端の場合と同様に、全ポートが旗ステーション位置をエンコードに登録することができる。以後、各ポートは、このエンコードを用いて中端／旗駆動所が可能となり、先不明による開通活性が減少する。

[実施例]

1. 総成

1. 1 全体構成

1. 1.6 図16は、本実用の実施例を表すシステム全体構成図である。基幹LAN0は、ループ状の物理伝送路13とそれに接続される複数のノード10から成る。基幹LAN0の外端にある支線LAN25は、ノード10を介して基幹LAN0と接続する。支線LAN25には、一般接続のステーション(略称とも呼ぶ)251を接続する。

ここで支線LAN25は例えばPDAであり、ステーション251は48ビットのMACアドレスを持つ。また支線LAN25は、相互通信する。

また、本実用は、次のように学習するようになつても良い。結果の場合であっても、送信元ステーションの位置情報を含む短データのみが送信され、結果の位置情報を含む短データの場合は差し戻されない。

MAC 方式の LAN であつてもいい。管理装置をもつて一つのワープラグ 2.1.1 は、ファイル装置を用いることができる。管理装置 2.1.1 を接続したノードをマスターノード、それ以外のノードをスレーブノードと呼ぶ。管理装置 2.1.1 とマスターノード間は、例えばイーサネット 2.1.2 のような LAN で接続する。管理装置 2.1.1 は、オペレータコマンド機能、すなわち、オペレーターが入力するコマンドにより、基幹 LAN のコンフリクトを変更したり、ノード内の統計情報を収集したりする機能をもつ。また、状態モニタ機能、すなわち、基幹 LAN の動作状況を監視し、障害を検出した場合、オペレーターに対するアーム発生、ファイル装置に対するログインなどを実行する機能を持つ。

1. 2 ノード構成
第1図は、ノード10の構成を示す図である。ノード10は、伝送制御部1000及び、複数のポート部10A～10Tの各部を介してポート部10Aとは、MAC,R,TC,Iの各部を介してポート部10Aへ共通に接続される。更に、L線が各ポート部10Aへ共通に接続されている。

1. 2. 1 伝送制御部 100 :

第2図に示す伝送制御部100において、1001は光/電気変換部、1002は物理伝送部13からの入力データを例えば155Mbps×N(Nは、例えば4)の論理ハイウェイ-i,j,k,l(以下、單にハイウェイと呼ぶ)に分離する分離部、1003は固定長パケット(セル呼ぶ)の送信、送信あるいは中継を行うスイッチ部、1004はN本のハイウェイを多路化する多路部、1005は電気/光変換部である。分離部1002及び多路部1004は、いわゆるCCITT規格のSONETフレームをN多路/分離(例えはN=4)し、また、分離部1002ではSONETフレームからSOHとVC-4を分離し、セル境界信号及びセルのデータをハイウェイ上に送り出す。更に、1000はマイクロプロセッサ、100Aは、RAM、ROMなどのメモリである。マイクロプロセッサ1000からは、メモリ1000回で、プロセッサ間通信が可能である。更に、各ポート部10Aのノードアドレスとポート部10Aのマクロプロセッサ1013とポート部10Aのマクロプロセッサ1014は、R-Sイッチ部1003を介して、制御情報を共有することにより、異なるノード10のマイクロプロセッサ1000回で、プロセッサ間通信が可能である。更により、ポート部10Aにおいて、これにより、ポート部10Aのマクロプロセッサ1013とポート部10Aのマクロプロセッサ1014が、イーサネットインターフェース2.1.3はマスターノードのみ存在する。

1. 2. 2 ポート部 10 :

第3図に示すポート部10Aは、IEEE802.14 MAC Bridgesで規定されている「学習ブリッジ」の機能を持つ。

1. 2. 2.1 MAC Bridges

ポート部10Aにおいて、1006はスイッチ部1003より受けたセルを基幹 LAN フレームに組立てる受信制御部、1007はリアセントルバッファ、1008は送信制御部、1009は支線 LAN フレームセシジョンフェース1012.4と

モリ100A及び伝送制御部100内のその他のタフェース2.1.3があればそこへもアクセス可能である。更に、マイクロプロセッサ1000から、スイッチ部1003を介して、制御情報を共有することにより、異なるノード10のマクロプロセッサ1000回で、プロセッサ間通信が可能である。更に各ポート部10Aのノードアドレスとポート部10Aのマクロプロセッサ1013とポート部10Aのマクロプロセッサ1014が、イーサネットインターフェース2.1.3はマスターノードのみ存在する。

2. 1 セル及び支線 LAN フレーム構成の概要
基幹 LAN の各ハイウェイ上には、第5図に示すセル内内容部961及び963は、ヘッダ部分とセル内内容部961及び963が複数回周している。セルCS962から成る。ヘッダ部分は、更に、AC F955、発先ノードアドレス956、送信ノードアドレス957、HCS958、基幹 MAC ヘッダ959から成る。

一方、第4図に支線 LAN のフレーム構成を示す。支線 LAN フレーム950は、例えば、PC 964、発先端末アドレス956、送信元末アドレス952、期末の情報を載せる支線 LAN 構部953、及び PCS 954 から成る。支線 LAN フレームの具体的な構成の1例を第2.6図に示す。

2. 2 支線 LAN セルの詳細
第6図(A)、(B)に KACF955、基幹 MAC 959の詳細を示す。KACF955は、ビジ(B)、学習表示(L)、セル種別(S)のフィールドからなる。基幹 MAC 959は、セル位置(P)

で転送する部分を伝送支線 LAN フレームと呼ぶ。Lf の大きさが変わらなければ以下の説明は、同様に適用できる。Lf の大きさにより、次の条件で、セルをFirst,Last,Singleセルと区別して呼ぶ。また、発先ノードアドレス956セルに分割(セルを生成)し、支線 LAN フレームの一端又は末端を生成する。そこで、セル内内容部961の長さをショット比特と定義する。

(1) Lf < N なら、第7図(B)に示す如く、Singleセルを生成する。

(2) L < Lf なら、第7図(A)に示す如く、最初にFirstセル、次に0個以上のN。xtセル、最後にLastセルを生成する。

なお、Singleセル及びFirstセルに限り、中継機ヘッダ960がセル内内容部961の先頭部分に存在する。第6図から(B-1)から(B-4)は、それぞれFirst/Last/Singleセルの形式を示す。また、第6図(C)には中継機ヘッダの形式を示す。

以上の説明で明らかのように、支線 LAN フレームの発先端末アドレスおよび送信元端末ア

スは、Firstセルまたはセルのsingleセル内部部ア1007、FDB部1016、送信制御部1003、セルバッファ1009の初期化を行い、支線LAN25と伝送はLSNで表示したとき分かセル内部部に情報をが始められ、また、Lastセル及びsingleセルでS40を繰り返す。完了なら、S60を繰り返す。完了なら、既支線LANフレームの一部が受信部1014へコピーしたのち、S80に至る。メモリ1014にコピーされた該SMTフレームは、別のプログラムによりマイクロプロセッサ1013で処理しても良いし、あるいは、更にノード1012で処理しても良い。支線LAN25の端末15が送信した支線LANフレーム950を全て受信バッファ1012に受信できる。この結果、基幹LANネットワーク0を介して、支線LAN25四箇所の間で通信するための準備が完了する。

3. ソフトウェアによる初期化
パワーオン等のリセットにより、伝送制御部1000のマイクロプロセッサ1000が動作を開始し、ROM及びRAMから成るメモリ1000A上のプログラム/メモリ1000A及び1014上のプログラム/初期化データはROMに予め格納されているても良いし、あるいは、電源回路2111から、マスターNード1002、スイッチ部1003、多電源1004、E/O部1005、イーサネットインタフェース部213等の初期化を行い、孫ノードが物理伝送端13を介して他のノードと通信できるようになる。また、電源回路111とマイクロプロセッサ1000が各スレーブノード1006が通信できるようになる。同様にポート部10Aも、マイクロプロセッサ1013、メモリ1014により、支線LANフレーム部1012、ノードセレクタ1015、支線LANフレーム部1006、リーアセンブルバッファ1016、支線LANフレーム部1006、リーアセンブルバッファ1016、送信制御部1003、セルバッファ1009の初期化を行った後、本筋で支線LAN25へ受信部1014からノード1015経由で支線LANフレームを送信するため、S10で受信バッファ1012に対し、S80で支線LANフレームが支線LCフレームか否かを調べるが、ことなるNAD方式のLAN両方の実施例は後で述べる。

4. 支線LANから基幹LAN(上り)方向の中継
以下、ノード10の実施例を説明する。本筋では支線LAN25は全て同じMAC方式のLAN、例えばFDDIである実施例を述べるが、ことなるNAD方式のLAN両方の実施例は後で述べる。エラー等なら既支線LANフレームバッファ1012から該支線LANフレームをreadし、更に、既支線LANフレームが支線LCフレームか否かを調べるが、ことなるNAD方式のフレームの実施例は後で述べる。

4. 1 プログラムの動作
第20図はマイクロプロセッサ1013が実行するプログラムのフローチャートである。以下、FCF864をチェックしフレーム種別を判定する。

SMTフレームなら、S90で既支線LANフレーム全体を受信バッファ1012からメモリ1014へコピーしたのち、S80に至る。メモリ1014にコピーされた該SMTフレームは、別のプログラムによりマイクロプロセッサ1013で処理しても良いし、あるいは、更にノード1012で処理しても良い。支線LAN25が送信した支線LANフレーム950を全て受信バッファ1012に受信できる。この結果、基幹LANネットワーク0を介して、支線LAN25四箇所の間で通信するための準備が完了する。

4. 2 上り方向のハードウェア動作(セミ1)
4. 2.1 支線LANフレームの送信
支線LANフレーム1008Aをセットし、更に、S43で、中継機側ヘッドREG1008Bに第28回に示す固定値をセットし、更にS66で送信制御部REG1008Bをセットする。これ以後、FDB制御部1016と、送信制御部1008、セルバッファ1009、PDB部1008およびスピーカー1003の動作について説明する。
送信制御部REG1008Bからの起動信号により、送信制御部1008が受信バッファ1012とDMAを送制御を行う。更に同定S10で

第25回は、PDB制御部1010を説明する西側に、ライトボインターナル制御部1007に転送通知を出し、ライトボインターナル制御部1007がセルバッファ1009にwriteアドレス及び削除信号を出力する。これより、既支線LANフレーム950は、受信バッファ1012からセルバッファ1009へ、削除ばくバイト単位に分割され、転送し込まれる。この時、受信バッファ1011では、受信データをスレーブノードのメモリ1000Aにダウンロードしても良い。モード10では、ノードi/f1016を介しては後述する。その後、上り伝送が完了したか

4. 4 支線LANフレームの受信
西側に、ライトボインターナル制御部1007に転送通知を出し、ライトボインターナル制御部1007がセルバッファ1009にwriteアドレス及び削除信号を出力する。これより、既支線LANフレーム950は、受信バッファ1012からセルバッファ1009へ、削除ばくバイト単位に分割され、転送し込まれる。この時、受信バッファ1011では、受信データをスレーブノードのメモリ1000Aにダウンロードしても良い。モード10では、ノードi/f1016を介しては後述する。その後、上り伝送が完了したか

4. 5 FDB部
上記PDB制御部1010は、
①上りのファイルリンクノードアドレス情報、つまり、(端末アドレス、ノードアドレス)を完成させたのち、PDB制御部1010へデータを読み込ませ、3つ組アドレス情報、つまり、(端末アドレス、ノードアドレス)をreadし、更に、既支線LANフレームが支線LCフレームか否かを調べるが、ことなるNAD方式のフレームの実施例は後で述べる。

- 53 -
—371—
—372—
- 51 -
- 52 -

の値は、英語例 (a) では “111·1” の一ヶ用
稱アドレスであり、全てのポート101Aに該セル
を受信させることを意図している。他の英語例
を示している。

(b) では最上位ビット = 1、残りは “11·1”
を輸く任意の011バタンからなるグループ1IDで
あるグループ回数アドレスであり、特定のポート
101Aグループに該セルを受信させることを意圖
する。これらの実験例のシステム応用例は後述す
る。

HCSジェネレータ100863は、SEL100862からの宛
先ノードポートアドレス値及びノードポートアドレ
スREG100864からの送信元ノードポートアドレス
値を入力し、エラーチェックコード(HGS)を生成す
る。その後、HCSジェネレータは、送信駆動制御部
からのリセット信号で、リセットされる。

SEQジェネレータ100864は、インクリメント、AND
回路、他から成り、次の実験例のいわゆるアル
ゴリズムを適用して、シーケンス番号(SEQ)を生成
する。なお、(a)では、該送信駆動制御部10081へ
にSEQの値はからスタートするが、(b),(c)では、
(c) Firstセセル生成時、SEQ = 0に初
期化。

Next及びSingleセセルはその前に生成した

SEQの値に+1した値をSEQに使う。

Singleセセル生成時はSEQ = 0である。

(b) パワーオンリセット等でSEQ = 0に初
期化しておき、任意のセル生成時、その前に生成
したセルのSEQの値に+1した値をSEQに使
う。

(c) パワーオンリセット等でSEQ = 0に初
期化しておき、FirstセセルはN.xとXは
Lastセセルの生成時、その前に生成した

FirstセセルはN.xとXはLとTセセルの

SEQの値に+1した値をSEQに使う。

Singleセセル生成時はSEQ = 0である。

次に、HCSジェネレータ100866は、受信パケット
101Iからの駆動データを入力し、また基幹MACヘ
ンダ、および中継機能ヘッダの値を入力する。送
信駆動制御部10081からの駆動データ入力値及び
セル生成通知により、基幹MACヘッダ、中継機能
ヘッダ(FirstまたはSingleセルのときのみ)を合
むセル内容部96Iにたいし、エラーチェックコード
(HGS)を生成する。その後、HCSジェネレータ
100868は、送信駆動制御部10081からのリセット
信号で、リセットされる。HCSジェネレータ100866
は、上記動作をセル生成通知ごとに繰り返す。
以上で生成されたヘッダ組は、セルバッファ1D
ノードREG100867に一組ストアされた後、セルバッ
ファ10086内の対応するセルの倉庫に書き込
まれるが、中継機能ヘッダ96Iが書き込まれるの
は、PSHFirst又はSingleのときのみである。

(3) 次にセルバッファ1009について説明
する。

セルヘッダ生成部10086で生成した値及び
アステータス1008Cに値(=四隅添字)を設定し、
(4) 送信駆動制御部10081は、以上述べ
た動作をくり返し、値をREG1008Aで設定
された分の駆動支線LANフレームの上り転送及
びそれに伴うセル生成が完了すると、上り転送完
了アステータス1008Cに値(=四隅添字)を設定し、
例えば、PSHFirst又はSingleのときのみである。

(5) 次にセルバッファ1009について説明
する。

セルバッファ1009がスイッチ10084の値

を設定する。

(b) 上り転送完了アステータスREG1008C

更に発長REG1008Dに値(=0)を設定する。

次のケースとして、PDB部1016に最先端
アドレス85Iに一致する組アドレスがある場
合であるが、PDB部1016からは、完了通知
と共に最先ノード/ポートアドレス

REG10084に、最先端ポートアドレスに一致し
た3つのノードアドレス、ポートアドレスが選
択される。4.4.1ケース1と同様、自ノード/ポート
アドレスとの比較結果、次のケース、一致する
場合、不一致の場合に分かれる。

4.4.2 ケース2

一致する場合、すなわち最先端末アドレス
95Iで指定された端末は、該ポート部101Aが
接続している支線LAN25上に存在する場合で
あり、該駆動支線LANフレーム950は、既業
すべきフレームである。中継ノード判断部
10085からは、送信駆動制御部10081へ
既業を通知する。

95Iで指定された端末は、該ポート部101A以
外のポート部101Aに接続している支線
LAN25上に存在する場合であり、該駆動支線
LANフレーム950は、基幹LAN1層へ中継
(フォワーディング)すべきフレームである。

中継ノード判断部10085は、4.4.1 ケ
ース1で述べたと同様の判定を行う。すなわち、
フィルタリング要求の結果が設定されている先
ノード/ポートアドレスREG10084の値が自ノード/
ポートアドレスREG10089の値と真なり、かつ、先
ノード/ポートアドレスREG10084の値がself“0”で
ない場合に、個別ファーディングを活性化並行
制御部10081及びセルバッファ10085へ通
知する。

以後の動作は4.4.1 ケース1述べた範
囲と次の点が異なるだけで他は同じである。
(a) 先ノード/ポートアドレス956には、先
ノード/ポートアドレスREG10084の値
を設定する。

(b) 上り転送完了アステータスREG1008C

送信駆動制御部10081は前述したように、
PDB部1016ヘーネーニング要求を出した後、
上り転送を中断し、上り転送完了アステータス
1008Cに値(=既業)を設定し、更に、送信
起動時に設定された値をREG1008Aの値と
転送中断までに転送した駆動支線LANフレーム
毎の部分を複数REG1008Bに設定する。更
に、ライトボイント制御部10087に対し、生
成セルを通知し、セルバッファ1009に
作成中のセルを消去させ、更にセルバッファ生成部
10086に対し、生成チャンセルを通知し、
SEQジェネレータ100864の更新を抑制する。こ
の生成チャンセル通知は、Firestセセル又は
Singleセセルの生成完了前にを行うので、既業
されべき駆動支線LANフレームの一箇又は全
部がセルとしてスイッチ部1003に送られるこ
とはない。

4.5 上り方向のハードウェア動作 (モード2)
上り方向のハードウェア動作をセルバッファに
ついて述べる。
4.5.1 設定された端末は、該ポート部101Aが
接続している支線LAN25上に存在する場合で
あり、該駆動支線LANフレーム950は、既業
すべきフレームである。中継ノード判断部
10085からは、送信駆動制御部10081へ
既業を通知する。

既業(=個別伝送)を設定する。
4.5.2 上のポート部101Aに接続している支線
LAN25上に存在する場合であり、該駆動支線
LANフレーム950は、基幹LAN1層へ中継
(フォワーディング)すべきフレームである。
中継ノード判断部10085は、4.4.1 ケ
ース1で述べたと同様の判定を行う。すなわち、
フィルタリング要求の結果が設定されている先
ノード/ポートアドレスREG10084の値が自ノード/
ポートアドレスREG10089の値と真なり、かつ、先
ノード/ポートアドレスREG10084の値がself“0”で
ない場合に、個別ファーディングを活性化並行
制御部10081及びセルバッファ10085へ通
知する。

以後の動作は4.4.1 ケース1述べた範
囲と次の点が異なるだけで他は同じである。

(a) 先ノード/ポートアドレス956には、先
ノード/ポートアドレスREG10084の値
を設定する。

生成中を含む)であったとすると、更に、第4段目
の内容には、次のデータを記述しつつフィルタリ
ングの操作をしておくことが出来ます。
セルバッファを介することにより、上述のよう
に並行処理ができるので、たとえ前段のセルの、
SSSインチ1003への転送が戻時間が遅めなことが
あっても、他段に空きがあるかぎり、この空き範
囲を利用して並行して処理することができます。文庫版は
フレームをファイルタリング出来、ファイルタリング
速度が向上する。つまり、文庫版はフレームの開業
が遅くかぎり、当該位置にセルを上書きするので、
空きは無くならない。なお、上述のセルバッファ
1003の動作は、リードボンダリ制御版1008Aライ
バントバインタ制御版1007がIF0マナーで使う。

図5. ハイウェイ部
図5はハイウェイ部の詳細構成を示す。
ハイウェイ部はハイウェイ遮断部10035と、学習セ
ンサス部10034、及びハイウェイ1,j,k,lに対応のハ
イウェイ処理部10030,j,k,lから成る。

5.2 セル受信
次にセルの受信について述べる。分離部
1002を経由して群ハイウェイのセル世界信号及びセルデータ入力により、群ハイウェイの1セクションのセルが受信セクタ1003に選択される。

- 74 -

—378—

- 78 -

と、受信レジスター10031は受信判定部10032	HCS856のエラーチェックを行ない、セル境界 信号及びHCSエラーの有/無をポート部
にセル受信を通知する。	J10A(j)の受信判定部1006とRCUで 連絡するとともに、学習セル多路部10034、 送信選択部10033も四端の通知を行う。
受信判定部10032では、該ハイウェイjの 送信選択部10033が送信したセルを検	送信選択部10033へも四端の通知を行う。 他のハイウェイ(i,j,k,l)についても同様である。 以上述べたように、ポート節10Aは、特定の ハイウェイからのみRR、及びRCUをしてセル 受信できる。例えば、ポート節10A(k)は、 ハイウェイkからのみ受信可能である。一方、ボ ート節10Aからは専用ノードノードアドレス 956のポートアドレス部に保存して、任意のハイ ウェイに接続及び接続を介してセル送信ができる。
LANループから除去するため、受信レジスター 10031内のセルの送信元ノードノードアド レス857と、自ノードノードアドレス	REG10037とを比較し、一致した時の送 信選択部10033にセル除去要求を通知する。 自ノードノードアドレスREG10037は、マイ クロプロセッサ1000により初期化しておく。セル 除去要求を受けた送信選択部10033では、一 定時間後に受信レジスター10031から削除され てくるセルのACK856のBの値を0にし、空き

受信レジスター10031からは、セルが送信選択部10033、学習セル各部10034に依次送され、更に該ハイウェイJに対応するゲートJ10A(J)の受信側部1006にR線で伝送されるが、同時に受信判定部10032は第18回は、学習セル各部1003の構成を示す図で、ハイウェイ対応の学習判断部100345と多段化部100341から成る。各学習判断部100345は、学習判定部100344、セルバスファ100342と、FIFOバスファである組アド

以上の場合を除いたさないセルバッファ100341中
のセルは、次の受信セルにより上書きされる。他
のハイウェイ対応の学習判断部100315も同様の動
作を繰り返す。

上記の別の実例として、①、②、③の3条件
を満足する代わりに、④の条件を満足する代
わりに、①、②、③の条件を満足するようにしてお
き。

次に、多電化部100341は、1,j,k,lの組アドレ
スバッファ100343から組アドレス情報100346を、
例えば1,j,k,l,j,l,...,jの順で取り出しし、1組
にラミング要求通知とともに送出す。この結果、
すべてのポート部101のF08部1016に、全ハイ
ウェイからの組アドレス情報を共通に学習させる

レバッファ100343とから成る。該ハイウェイの
受信レバッファ10031からセルは、一旦セルバッ
ファ100341に格納されると、基準値h-aが95段じ
セル内容部861をエラーチェック範囲とする10562
のIC5チェック範囲とするとHSS100344は、
受信判断部100312からセル爆発信号とHSSエラー報
しの通知を受けたときには、セルバッファ
100342内のセルについて、
①セルのICP(i=1かつB=1)；
②セルノードポートアドレス866の最高位ビット(1
の先頭ノード)がトアドレス866の最高位ビット(1
)がビット=0(開錠セルでない)；
③該セルのHSSエラーチェックを行い、HSSエラー報
しを検出；
の3条件を満たされたときに

端末アドレス052、送信元ノード／ポートアドレス057を抽出し、3つ組アドレス情報100346の形式で、3つ組アドレスバッファ100343に格納させる。この操作は、組アドレスバッファ100343に空きがある場合のみボインタ操作を行ふことにより、組アドレスバッファ100344を用いて行う。

— 378 —

以上、本筋の説明は、ハイウェイ接続について
で行なったが、他の型のときも、同様に実施
できることは明らかである。

3. 基幹LANから支線LAN(下り)方向の
中継

3.1 中継支線LANフレームの組立て

次にポート部101Aに送り、受信制御部
1006、リセシプタバッファ1007の動作
について説明する。

(1) SHIFT10036、1セル分のバッ
ファであり、R端子介して旗ポートj-10A(j)

が受信できるハイウェイ上の、全てのセルをス
イッチ部1003から受信する。R端の経路は、例え
ば16ビット単位で搬送し伝送する。

受信判定値1006は、RC端からセル境界
通知と、及びHCSエラーの有無を受ける。
HCSエラー有のときは、該セルを無視し、
HCSエラー有のセルを受信する。一方、HCSエラーなしの
ときには、該セルは、既存セルのCTC

総LNフレームの組立てが完了(Singleセル、またはSingleセルを複数用意したなら、受信駆送制御部
10062へ受信情報を通知する。

(4) チェイン管理部10061は、PSN/SEQエラーチェックを行なうためのチェック用
為、SHIFT10063からリアセンブルバッ
ファ1007へデータを転送するため、又はチエ
イン管理部自身がリアセンブルバッファ1007
からデータをread/writeするためのア
クセス制御回路、及びデータレジスタ、リアセン
ブルバッファ1007内の検送するデータ検出
機能で使えるいわゆるシーケンス制御回路、その他
から成る。

又、リアセンブルバッファ1007は、いわゆ
る3ポートバッファモリであり、チェイン管理部
10061及び受信駆送制御部10062、
PDDIアクセス部が並行してアクセス可能であ
る。

尚、チェイン管理部10061は、
SHIFT10063からリアセンブルバッファ

積送信元ポートから前回受信したセルの P S N ,
SEQ の値を格納する前回 S N 9 1 2 3 と、前
回 S E Q 9 1 2 4 とから成る。

パケット 9 1 1 は、パケット自身をチエインする
ためのチエインボインタ 9 1 1 と、セル格納
部 9 1 2 とから成る。セル格納部 9 1 2 には、セルの
A C P を格納する場合としない場合があるが、以
降の説明では差はない。

空きパケット管理エンタリ 9 1 3 の先頭空きバ
ケットボインタ、及び最終空きパケットボインタ
は、未使用のパケット 9 1 1 をチエインするため
に使う。

組立て完了フレーム管理エンタリ 9 1 4 は、組
立て完了したセル群、すなわち、1つの組立済
LN フレームから生成された Firstセル 9 1 5 Nextセル
9 1 6 以上、Lastセル 9 1 7 群、又は、Singleセル 9 1 8
を格納しているパケット群を、任意の伝送文鎮
LN フレーム複数チエインすることによりできるパ
ケット群を、先頭フレームポインタ 9 1 4 3 、最
終フレームポインタ 9 1 4 4 により FIFO マチ

1007ヘテナタ送達中は、自らのリセンブル
バッファ1007へのアクセスは終止する。また
マイクロプロセッサ013からのリセンブルバッ
ファ1007へのアクセスは、初期設定のみで
ある。

(5) リセンブルバッファ1007内の論理データ
構造を図23図へ第24圖に示す。

組立て管理テーブル910は、PSN、SEQ
のエラーチェック、及び送達送信LANフレーム
の組立てを送信元のポート部10A対応に行なう
ためのテーブルであり、管理エンタリ912を1
つのエンタリとする定則である。基幹LAN0の
最大構成に合わせ(例えば群2.7箇のノード)ノード/ポートアドレス構成では $2^m \times 2^n$ 個の)管理エンタ
リ912を持つことにより、任意のノード10の
任意のポート群10Aからのセルを受信できる。
送信元のポート部10A対応の管理エンタリ
912は、パケット911と呼びセルを格納する

- 64 -

で質問する。

紙面フレーム機能カウント914.1、及び伝送バ
イト数カウント014245、リヤンツブルバッシュア
ンドト91007からFDI1アセス部10123へ送達した紙
面文書LANフレーム版、及びそれらフレームの
組バイト数である。

テープル91.1は、その時点により組立て管理
あるいは空きパケット管理工
ントリ91.3に、あるいは組立て完了フレーム管
理エントリ91.4につながっている。

以降の説明では、先頭・最終がインタのペアヒ
ーク、それらによりチェックされたパケット群からなり、
FIFOモードを実現するデータ構造をキューと
呼び(例えば、空きパケットキュー)。キューに「
つなぐ」とは、キューの最後にパケットをチェック
することを、キューから「取り出す」とは、キ
ューの先頭のパケットをチェックからはせずこと
を意味する。また、キューの終わりは、チェイン
がインタの端があるので、より判別できる。
またマイクロプロセッサ1013により、リア

アフレームキューにあっても、新たなDMA転送を行はず、代わりに、下り転送完了データスケルトンをカウントする(その最終値をHとする)。その後、次にFDDIアクセス部1013がトータル前に完了を通知する。トーカン保持時間が切れる前に送るべき組立て完了した支線LANフレームが無くなつたときは、受信起送制御部1062は、トーカンリリース信号をFDDIアクセス部10123に酒知ることともに、下り転送完了データスケルトンを通知する。REG10068が初期設定値10126で

生成部10086が初期セル(祖先ノード=1)を生成する時アドレースの最高ビット=1)を生成する時アドレース956に固定するものである。

一方、該ポート部10AのグループアドレスREG10068にも同じ(グループAではG₀、グループBではG₁)をマイクロプロセッサ1013により初期設定しておく。こうすることにより、例えば従来○が送信した支線LANフレームが一共有線フレームであったとき、この支線LANフレームをセルに分割してポート個々から支線LANへ原線セルで送信するととき、祖先ノードノードアドレスの値はG₀であり、グループBに属するポート部10Aには受信され、下下の支線LAN25へ中継されるが、グループBに属するポート部10Aには受信されないので下下の支線LANには中継されない。フィルタリングで祖先ノードアドレスNOT POUNDになった支線LANフレームについても同様である。従つて端末からの原線フレームによるトラヒック、また

- 95 -

自ノードノードアドレス REG10065
②次のレジスタのポートアドレス値は、ポート部10A内で同一にし、その値は該ポートが受信するハイウェイ_{i,j,k}に対応して、0,0,0,1,1とする。
自ノードノードアドレス REG10069
③次のレジスタのポートアドレス値は、ハイウェイ_{i,j,k}に対応して、0,0,0,1,1とする。
自ノードノードアドレス REG10037

LAN25へ送達されるとときに、送信したフレームをカウントする(その最終値をHとする)。その後、次にFDDIアクセス部1013がトータル前に送るべき組立て完了した支線LANフレームが無くなつたときは、受信起送制御部1062は、トーカンリリース信号をFDDIアクセス部10123に酒知ることともに、下り転送完了データスケルトンを通知する。REG10068が初期設定値10126で

生成部10086が初期セル(祖先ノード=1)を生成する時アドレースの最高ビット=1)を生成する時アドレース956に固定するものである。

一方、該ポート部10AのグループアドレスREG10068にも同じ(グループAではG₀、グループBではG₁)をマイクロプロセッサ1013により初期設定しておく。こうすることにより、例えば従来○が送信した支線LANフレームが一共有線フレームであったとき、この支線LANフレームをセルに分割してポート個々から支線LANへ原線セルで送信するととき、祖先ノードノードアドレスの値はG₀であり、グループBに属するポート部10Aには受信され、下下の支線LAN25へ中継されるが、グループBに属するポート部10Aには受信されないので下下の支線LANには中継されない。フィルタリングで祖先ノードアドレスNOT POUNDになった支線LANフレームについても同様である。従つて端末からの原線フレームによるトラヒック、また

自ノードノードアドレス REG10065
②次のレジスタのポートアドレス値は、ポート部10A内で同一にし、その値は該ポートが受信するハイウェイ_{i,j,k}に対応して、0,0,0,1,1とする。
自ノードノードアドレス REG10069
③次のレジスタのポートアドレス値は、ハイウェイ_{i,j,k}に対応して、0,0,0,1,1とする。

6.4 支線LANからの中継フレーム消去
1.2.2で述べたように、フレーム消去機能₁₀₁₂₆は、カウンタ回路をもち、FDDIアクセス部10123がトーカンハント時にカウントを0クリアし、下り方向に中継される支線LANフレームがFDDIアクセス部10123から支線LAN25へ送信する。REG10068が初期設定条件以上の実験例でマイクロプロセッサ1013が初期設定する及びタスク値には、次の別れ条件を課す。
①各ノード10内、次のレジスタのノードアドレス値は同じにする。ノード間では異なる値にすれば、該レジスタ値には、次の別れ条件を課す。

6.5 初期設定条件
以上の実験例でマイクロプロセッサ1013が初期設定する及びタスク値はG₀であり、グループAに属するポート部10Aには受信され、下下の支線LAN25へ中継されるが、グループBに属するポート部10Aには受信されないので下下の支線LANには中継されない。フィルタリングで祖先ノードアドレスNOT POUNDになった支線LANフレームについても同様である。従つて端末からの原線フレームによるトラヒック、また

- 96 -

ポート部10Aでは原線セルによる互いに形式の異なる支線LANフレームの受信がなくなり、誤動作しないメリットがある。

8. 他の実験例
(1) ACP955のSフィールドを利用した以下の実験例は、ノード10内にポート部10Aと別のポート、例えばTDM回線接続を実現させ、基幹LAN0全体をマルチメディア通信用のLANにすることである。TDMポートでは、送信セルに対するS=0とTDMポート部10AとTDMポート部10Bに含まれる送信のポート部_{i=1}とグループ回線アドレス値(=G₀)を使用させる。一方、別のグループBに含まれる送信のポート部10Aの全てに同じグループ回線アドレス値(=G₁)を使用させる(但しG₀≠G₁)。具体的には、セルヘッダ生成部10086が参照できる送信セル回線アドレス10085に、G₀とG₁を並んで記入する。一方、S=1を付加し、一方、S=0とG₁を並んで記入する。この結果、S=1を付加するポート部10AとS=0を付加するポート部10Bとの間で、S=1とS=0の組合せによる送信が実現される。

6.4 支線LANからの中継フレーム消去
1.2.2で述べたように、フレーム消去機能₁₀₁₂₆は、カウンタ回路をもち、FDDIアクセス部10123がトーカンハント時にカウントを0クリアし、下り方向に中継される支線LANフレームがFDDIアクセス部10123から支線LAN25へ送信する。REG10068が初期設定条件以上の実験例でマイクロプロセッサ1013が初期設定する及びタスク値には、次の別れ条件を課す。
①各ノード10内、次のレジスタのノードアドレス値は同じにする。ノード間では異なる値にすれば、該レジスタ値には、次の別れ条件を課す。

6.5 初期設定条件
以上の実験例でマイクロプロセッサ1013が初期設定する及びタスク値はG₀であり、グループAに属するポート部10Aには受信され、下下の支線LAN25へ中継されるが、グループBに属するポート部10Aには受信されないので下下の支線LANには中継されない。フィルタリングで祖先ノードアドレスNOT POUNDになった支線LANフレームについても同様である。従つて端末からの原線フレームによるトラヒック、また

- 97 -

ポート部10Aでは原線セルによる互いに形式の異なる支線LANフレームの受信がなくなり、誤動作しないメリットがある。

8. 他の実験例
(2) ACP955に学習表示を設け、この値を判定して学習セルを記憶する前の実施例にたいし、学習表示を廃止し、基幹MACヘッダ設定をしておく。

(2) ACP955に学習表示を設け、この値を判定して学習セルを記憶する前の実施例にたいし、学習表示を廃止し、基幹MACヘッダ959のPSNの値を判定することで学習セルを記憶する他の実施例がある。学習に必要な3つ組アドレス値は全て、PristleセルまたはSingleセル内に存在するので問題はない。更に前述の実施例で、学習表示の監視を行なっていた回路を、真にPSNの値を判定する判定回路に置き換えるだけで表現できることは容易に実現できる。

(3) 更に別な実施例として、前述の実施例ではセル内の学習情報が端末アドレス、ノードアドレス、ポートアドレスからなる組アドレスであるとしたが、前述の実施例は、基幹MACヘッダ959のPSN、またはACP955の学習表示

- 98 -

たはFDB部1016で NOT FOUND になつた支線LANフレームから生じる回線トラフィックもグループ面で分離することができ、システム運用上好都合である。

上記の際ではA、B、2グループであつたがそれ以上も簡単に可燃であることは容易にわかる。

(2) 上述の具体応用例としては、異なるMAC方式の支線LAN(例えはMAC方式AとMAC方式B)を接続しているポート10AをそれぞれグループA、グループBに分け、さらに、各ポート10Aのマイクロプロセッサ1013は接続する支線LAN MAC方式の組別(例えば方式Aまたは方式B)を判定できる手段を設け、さらにもマイクロプロセッサ1013は判定結果に基づき、予め格納的に決めておいたグループアドレス(G₀またはG₁のいずれか)を上記送信セル回線アドレスレジスタ10085とグループアドレスREG10088に初期設定する。

これにより異なるMAC方式の支線LAN25が基幹LAN0の伝送網に共用でき、しかも

- 99 -

たはFDB部1016で NOT FOUND になつた支線LANフレームから生じる回線トラフィックもグループ面で分離することができ、システム運用上好都合である。

上記の際ではA、B、2グループであつたがそれ以上も簡単に可燃であることは容易にわかる。

(2) 上述の具体応用例としては、異なるMAC方式の支線LAN(例えはMAC方式AとMAC方式B)を接続しているポート10AをそれぞれグループA、グループBに分け、さらに、各ポート10Aのマイクロプロセッサ1013は接続する支線LAN MAC方式の組別(例えば方式Aまたは方式B)を判定できる手段を設け、さらにもマイクロプロセッサ1013は判定結果に基づき、予め格納的に決めておいたグループアドレス(G₀またはG₁のいずれか)を上記送信セル回線アドレスレジスタ10085とグループアドレスREG10088に初期設定する。

これにより異なるMAC方式の支線LAN25が基幹LAN0の伝送網に共用でき、しかも

- 100 -

ポート部10Aでは原線セルによる互いに形式の異なる支線LANフレームの受信がなくなり、誤動作しないメリットがある。

8. 他の実験例
(2) ACP955に学習表示を設け、この値を判定して学習セルを記憶する前の実施例にたいし、学習表示を廃止し、基幹MACヘッダ設定をしておく。

(2) ACP955に学習表示を設け、この値を判定して学習セルを記憶する前の実施例にたいし、学習表示を廃止し、基幹MACヘッダ959のPSNの値を判定することで学習セルを記憶する他の実施例がある。学習に必要な3つ組アドレス値は全て、PristleセルまたはSingleセル内に存在するので問題はない。更に前述の実施例で、学習表示の監視を行なっていた回路を、真にPSNの値を判定する判定回路に置き換えるだけで表現できることは容易に実現できる。

(3) 更に別な実施例として、前述の実施例ではセル内の学習情報が端末アドレス、ノードアドレス、ポートアドレスからなる組アドレスであるとしたが、前述の実施例は、基幹MACヘッダ959のPSN、またはACP955の学習表示

ト部 10 A のセルにかかる LAN からの受信情報を
学習セラル多電部 10034 に相当する端出部で、
任の学習情報を該特定セルから抽出でき。
P D D B 部 1016 に相当するルーティング情報部
に学習または蓄積できることは容易に想像が付く。
なお、該特定セルを含む全てのセルでは、セル單
体でセルの内部のエラー・チェックができる H C S
および I C S に相当するエラーチェックフィール
ドを持つこと、更に、基幹 LAN への送信部でエ
ラー・チェックコードを生成する生成回路を、基幹
LAN の受信部で、エラーチェックコードをチェック
する機能を備つことは、前述の実験
所開発である。

(4) 更に別の実験例として、学習セル多電部
10034 及び組合アドレス
REGIO1014 を複数の実験例がある。バー
(4) 指定ハイウェイからなる基幹 LAN に接続
動作することはない。

以上述べた実験例によれば、以下の効果がある
(1) 複数のハイウェイとそれに接続するノード
からなる基幹 LAN システム全体で、
IEEE 802.1 に基づく MAC ブリッジと等
価なブリッジが実現できる。
(2) 真なるハイウェイに接続される文庫 LAN
同じで、相互に適当及びルーティング情報の学習
ができる。
(3) 文庫 LAN フレームのアドレス情報を含む
セルに、学習表示を持ち、かつエラーチェック情
報を持つことで他のノード (ポート) は受信した
セルの中から学習すべきセルを選択し、自分のテ
ープルにアドレス情報を登録 (学習) することが
できる。

されるノードは、支線 LAN と接続される複数個のポートを備え、各ポートがブリッジ機能を有し、ノードが全ハイウェイから互通にルーティング情報を得て全ポートに配るので、各ポートはいずれの伝送路からも学習することができ、フィルタリング効率が向上する。

(5) 支線 LAN のセル位置表示、ICS、HCS 及びシーケンスの位に基づいて、ポートの受信部では、一端の支線 LAN セルから支線 LAN フレームの再組立（エラーチェックも含む）ができる。

(6) ハイウェイ番号とポートアドレスを同一にすることにより、ルーティングが簡単になる。

(7) ポート部は、特定のハイウェイからのみセグメント情報を、送信側のルーティングを決定するので、送信側が簡単にになる。

但し、本説明の更に他の実現例を説明する。

以下、本説明による開通送信する場合は、射出したビットを Pirat セルに付加して送出する。この場合、送信制御部 1008 は、セルヘッダの前半ノードアドレスをヌル（“111” “0”）アドレスとし、スイッチ部 1003 は、同様に学習ビットを Pirat セルに付加して送出する。このセルセプト（ACEF のシリアル）をだす。

先ノードノードアドレス 9/963 を固幅アドレスとし、スイッチ部 1003 はセル 9/963 を N 本の全ハイウェイに送出す。ただし、学習表示すべしセル（ACP の L=1）は、N 本の全ハイウェイに送出すものの内、たゞ一つだけ、例えばハイウェイに限定する。なぜなら、前述した様に、学習セル重複部 10034 とし標を設けることにより、各ポート部 10A では該セルを ADB 圈 1016 に学習できるからである。以下、L 線のことを普通バスと呼ぶ。なお、上記以外のことを学習バスと呼ぶ。

（ル）は、専用が存在しないので、基幹 LAN に接続されるノード 10 は、この学習セルを PDB ノード 10 への学習に使う以外にはリニアセルアルバシファに受信することはない。

なお、ケース 1 の場合、すなわち中継の場合は前述の実施例と同様に学習セルを生成し、当該セルをイウェイに送出する。一方、学習効率は前述の実施例と同様に PDB ノード 10 が通常学習バスから入力來する学習セルにより学習する。

ここで、本実施例においては、文頭 LAN から受信したフレームからは送信元ステーションを PDB ノード 10 のエンタリーに登録しなくとも学習できる。なぜなら、ループ体の基幹 LAN の特徴を活かした次の理由からである。すなわち、フレームが中継ノードに搬送されるにかかわらず、学習セルを基幹 LAN に送出する仕合であれば、必ず元のノードに戻ってくる。この時に、学習セルからエンタリーを登録すればよい。

また、運用時には学習セルを中継しない方法で、文頭 LAN から受信した時にエンタリーされば、文頭 LAN が学習セルを中継しない方法で

説明したが、以下の方法でも良い。
すなわち、支線 LAN からフレームを受信したときには送信元端末を F D B 領 10.16 のエンタリードに送信するようにし、基幹 LAN から学習セルに送信する時は送信ノードアドレスがノードアドレスと一致すれば接続をしないようにする。このことによつても、一過学習セルによる、2度の接続を防ぐことができる。

以下、本発明の他の実施例を図面を用いて説明する。

図1.2 図(a)、(b)、(c)、(d)は本実施例の方式と説明するための既存システム構成を示す図で、図1.3 図は支線 LAN のフレーム構成とびリードライン成形装置の構成を示す図、図1.4 図は学習用の学習フレームの構成を示す図、図1.5 図は第1.2 図の基幹 LAN に接続されるノードの具体的構成を示す図である。

図1.2 図において、1は1本のループ状ハイウェイからなる基幹 LAN、2~4は並列 LAN に

を登録し、一週学習セル、すなわち、前先ノードアドレスと自ノードアドレスとが一致する学習セルを受けたときには登録せず、一致しない場合にのみ登録することもできる。

従って、本実験例によれば、以下の効果がある。

(1) 学習フレームの場合であっても、送信 LANに接続される全ノードは送信元ステーションLANに位置する学習セルからエントリーを登録することができ、前先不明による冗長送信が減り、送信LANおよび支線LANのトライヒックが少なくなる。

(2) 四輪送信であっても、学習セルのみは1本のハイウェイに送信するので、同じエントリーを何度も登録することはない。

(3) 学習セルを派出ノードは、他のノードと同時に、ループモードを通過する学習セルからエントリーを登録するので、支線LANから受けしたフレームからは登録する必要が無い。従って、覚醒管理が削減でき、更に、ハードウェアも簡単になる。

更に、以上の実施例では、ノードが支線LANからフレームを受信したときには学習しない例を

保持するエンタリーテーブル、5～7は基幹
LANに接続する支線LAN、6.1、5.2、6.1、
7.1、7.2は支線LAN5～7に接続されるステー
ーションである。

第1.2図(A)において、まず、例えば、支線
LAN7に接続されるステーション7.1が専用
LAN上に接続されるステーション7.2へフレーム
を送信する場合について説明する。なお、本実験
では説明の簡略のために、ノード=ポートとし
て示す。例について述べる。

ステーション7.1が送出したフレームはノード
によって中継されなくとも先発ステーション7.2
に到達する。このフレームは第1.3図(A)に示
す構成のように、先発ステーションアドレス、送
信元アドレス、情報部からなる支
線LANフレームである。この場合、先発ステー
ションアドレスは、送信元ステーションアドレス
である。

一方、ノード4は、支線LAN7からこのフレ
ームを受信する。ノード4は、既存システムト
リ

データープルル 1 から先ステーションアドレス d をキューとして先出ステーションを駆逐するノードアドレス (すなわち、先出ステーション) を接続する支線 LAN を接続するノードアドレス (接続するノードアドレスはエントリーテーブルに登録されていないので、別先ステーションがある位置が分からず、使って、ノード d は基幹 LAN に接続されているノード宛てに受信フレームを送信する。すなわち、別先ノード d がアドレスを四個アドレスとし、送信元ノード d レスを自ノードアドレス C としたヘッダを受信フレームに附加して、基幹 LAN フレームを解く) に示す要に、例えば可変長パケットの構成した後幹 LAN 1 に送出する。基幹 LAN 1 に接続される他の全ノード 2 ~ 3 は、先ノード d が同報であるこのフレームを受信し、基幹 LAN 用ヘッダ部を剥り離いた後、各自ノード d が駆逐する支線 LAN 1 に中継する。また、この場合ににおける各ノードのルーティング情報の学習は以下のようを行う。

されたステーション5が、祖先ステーションノードが、先駆LAN5に送出する。ノードdのフレームを受信したLAN5は、エントリーノード2は該フレームを受信し、エントリーノード2から祖先ステーションdを検索し、祖先ノードdは該フレームをCであることとし、ノードdに返信する。ここで、ステーションノードdからアドレスCを得る。ノードdは、上述の算術時学習フレームからアドレスdは、上記の算術時学習フレームを構成し、並々に学習している。そこで、祖先ノードアドレスCと送信元ノードアドレスAを受信フレームに付加して、基幹LANフレームを構成し、並々に学習する。ノードアドレスCを持つノード4は該フレームを受信し、文庫LAN7に中止する。ノード4は該フレームを受信し、文庫LAN7に中止する。ノード2～3は前述と同様に基幹LAN1から送信元ステーションアドレスdとそれを受信するノードアドレスCを学習することができる。ただし、ノード2～3は、この学習フレームは祖先ノードアドレスがフルアドレスであり、祖先ノードアドレスCでないで隔離し、文庫LAN4には伝送しない。

次に、異なる文庫LAN間に渡る通信について述べる。第1回(C)および(D)を用いて説明する。第1回(C)において、文庫LAN5に接続された各ノードが祖先ノード不明(ノードノードアドレスC)による初期状態を行う場合は以下である。

第12回(D)において、支線LAN6に接続されるステーション5が発光ステーションアンドレスのフレームを送出する。このフレームを受けたノード2は発光ステーションアドレスは受けた学習されておらず、エントリーテーブル21に記憶しない。従って、この場合には、基幹LAN1に対してフレームを周辺送信する。ノード3、4はこのフレームを受信し、それぞれ支線LAN6、7にフレームを中継する。従って、ノード3によって中継されたフレームのみが支線LAN6からステーション5に到達する。

第14回は、本実験例における各ノード4~6の具体的実効的機能を示す。図中ににおいて、80は支線LANと支線LAN1間のデータ中継を行なうノード、81はルーティング情報登録ノード、82はエントリーテーブル、83は支線LAN制御部、84は送信制御部、85は支線LANから受信したデータを格納する受信バッファ、7、86は支線LANフレームに基幹LANヘ接続

ダを付加し、基準 LAN に送り出す送信部、8-7 は受信側卸部、
8-8 は文庫 LAN に送信するフレームを格納する
フレームを読み込み受信部、8-8 は受信側卸部、
8-9 は文庫 LAN に送信するフレームを格納する
受信バッファである。

さて、本構成において、文庫 LAN から基幹
LAN 1への中継効率について説明する。
文庫 LAN 卸部船能部 6-3 は、文庫 LAN を送れる
全フレームを受信バッファ 7-5 に取り込む。文庫
LAN 卸部船能部 6-3 は送信側卸部 8-3 に送信を依頼
する。受信側卸部 6-1 はルーティング情報登録
検索船能部 6-1 に検索を指示し、ルーティング情報を登
録船能部 6-1 は受信バッファ 8-5 から、第 1 3
回 (A) に示す文庫 LAN フレームの祖先アドレ
スを取り込み、第 1 2 回に示す構成のエンタリ一
テーブル 8-2 を検索し、祖先ノードアドレスを送
信側卸部 8-4 に知り、送信側卸部 8-4 が前述し
た通り中継ノード検索断行を行う。もし、中継であれ
ば送信側卸部 6-4 は祖先ノードアドレスを送信部
8-6 に送り、送信側卸部 6-4 は、受信バッファ、
8-5 から所要のフレームを抜き取り、文庫 LAN

実験によれば、以下の効果がある。すなわち、底面フレームの場合であっても、基幹 LAN に接続されるノードは送信元ステーション位置を学習することができ、宛先不明による誤爆送信が解消され、基幹 LAN および支線 LAN のトラヒックが少なくななる。

また、各ノードは基幹 LAN 方向のみ、祖先ノードアドレスの検索だけで十分であり、支線 LAN 方向の検索が不要となり、検索処理の負担が軽減する。

また、上述の実験例は、ステーションと、それを收容するノードアドレスとからなるエンティティーを使用しているが、この目的は、支線 LAN 方向へのエンティリー構造を不要にすることにある。即ち、基幹 LAN に中継する送信ノードが宛先ノードアドレスを付与するので、受信ノードは、宛先ノードアドレスと自ノードアドレスとの一致判断をするだけで良い。

従って、基幹 LAN から受信したノードが、支線 LAN 方向にエンティリーを検出し、中継ノード

判断するのであれば、エンタリーは、ステーション位置を知らせるが方法が通用でき、既に不明による周波数選択が済むことになる。

更に、以上の実験結果では、ノードが支線 LAN からデータを受信すれば対象の場合であっても必ず送信元ステーション位置を基幹 LAN に送出する例を示したが、以下の実験でも実現できる。

すなわち、第 1 図 (A) に示すように、ノードが支線 LAN からデータを受信し、この時、送信元ステーション位置をエントリーテーブルに登録する。もし、このステーションは初めての登録であれば、全ノードに教えるために送信元ステーション位置を基幹 LAN に送出す (イ)。また、もし、既に登録済みであれば、他のノードもそれを知っているのである。この場合は、知らせる必要がない。従って、送信元ステーション位置を基幹 LAN に送出しない (ロ)。これにより、更に

学習効率の削減ができる。
しかしながらこの方法では、自ノードが送出したデータがループを一通りして来る。このときも学習効率を実行すると、同じ学習を二度行うことになり無駄である。従って、次の実験例でこれを回避できる。

すなわち、第15回(B)に示すように、基幹 LANから受信したデータが自ノードが送出したものであれば、学習効率を実行しない(イ)。即ち、受信データのヘッダの送信元ノードアドレスが自ノードアドレスと一致すれば、登録効率を禁止することで実現できる。ただし、他ノードが送出したものであれば、もちろんこれを登録する。(ロ)。

これにより、二度にわたる無駄な学習効率を防ぐことができる。

また、支線 LANから受信したデータが原稿の場合は、送信元ステーション位置を基幹 LANに送出しない方式であれば、支線 LANからデータを受信した際に必ず学習する必要がある。

基幹 LAN 制御エンタリーテーブルに登録する。
(4) 基幹 LAN からデータを受信した場合の中継判断処理…先ステーションアドレス
(D/A) を基幹 LAN 制御エンタリーテーブルから
検索し、見つければ接続、見つからなければ、
中継である。

これにより、ノードアドレスを用いた中継/
接続判断処理が実現できる。また、ルーティング
ルーティングの必要がなくなり、支線 LAN - 支線
LAN 間のルーティングも実現できる。

以上の実現例は、支線 LAN - 支線 LAN - 支
線 LAN 間における、ルーティングについて説明
した。更に、本発明は、支線 LAN - 支線 LAN
を接続する中継機器にも適用できることは、当然
である。

以上の効果がある。
(1) 固定マスク位に適用するネットワーク
アダプタの構成が簡便化される。
（2）各ノード間の接続が容易化される。
（3）各ノード間の接続が複数ある場合でも、
各ノード間の接続が容易化される。

以下では、この方程式における学習方法の実施例を説明する。

第 15 図 (A), (B) では (イ) は断線の場合、(ロ) では中継の場合は示している。第 16 図 (A) において、支線 LAN から受信したデータが断線である場合は、送信 LAN ステーション位置をエントリーテーブルに登録する。このとき、送信 LAN から受信した位置を基幹 LAN に送出しない (イ)。

一方、第 15 図 (C) において、支線 LAN から受信したデータが中継であった場合は、送信 LAN から受信したデータを支線 LAN に送出する。その後一巡して戻ったデータから送信 LAN ステーション位置をエントリーテーブルに登録する (ロ)。

これにより、断線 / 中継にかかわらず学習処理は一巡になる。また、一巡データによる学習終止判定基準は必要ない。

次に、ステーション位置を、支線 LAN 間にあらかじめ基幹 LAN 間にあるかだけであらわす方法をとった場合の実施例を以下説明する。

本実施例では、第 15 図 (D) に示すように、エントリーテーブルを支線 LAN 間スチーション用と、基幹 LAN 間ステーション用とに分けている。即ち、支線 LAN 間用エントリーテーブルに登録されているステーションは支線 LAN 間に位置し、支線 LAN 間用エントリーテーブルに位置しているステーションは基幹 LAN 間に位置する。

次に、検索方法は以下である。

- (1) 支線 LAN からデータを受信した場合の中継経路処理…送信 LAN ステーションアドレス (SA) を支線 LAN 間用エントリーテーブルに登録する。
- (2) 支線 LAN からデータを受信した場合の中継ノード判断処理…既先送ステーションアドレス (DA) を支線 LAN 間用エントリーテーブルから削除し、既つかれば断線である。既つかなければ、支線 LAN 間がないか、あるいは、まだ接続されていないかのいずれかであり、使って中継を始めること。
- (3) 基幹 LAN からデータを受信した場合の中継経路処理…送信 LAN ステーションアドレス (SA) を

第 1 図～第 3 図は、本発明によるノード装置の実施例を示す図であり、それぞれ、ノード、伝送用受信部、およびポート部を示す図、第 4 図～第 7 図は、文書に LAN フレーム構成および基幹 LAN のセール構成を説明するための図、第 8 図は基幹 LAN に接続されるノード（ポート）が保持するエンティティテーブルを示す図、第 9 図は第 1 図のノード中のスイッチ部の詳細図、第 10 図は第 3 図のノード中の送信側制御部の詳細図、第 11 図は第 3 図のノード中の受信側制御部の詳細図、第 12 図は、第 1 ～ 6 、第 17 図は、本発明の 1 実施例を示すシス テム全体構成を示す図、第 1 ～ 6 図、第 1 ～ 9 図は第 3 図及び第 10 図の受信側制御を行なうアセンブリの構成図、第 2 ～ 4 図、第 20 ～ 24 図、第 21 図は、第 2 図のマイクロプロセッサが実行するプログラムチャート、第 2 ～ 24 図～第 24 図は、第 3 図及び第 10 図の受信側制御を行なうアセンブリの処理の説明図、第 25 図は、第 3 図の FDB の構成図、第 26 ～ 第 34 図は、それぞ れ文書に LAN フレーム構成、セル構成、セルヘッダ構成、中継機構成ヘッダ設定値、学習条件、

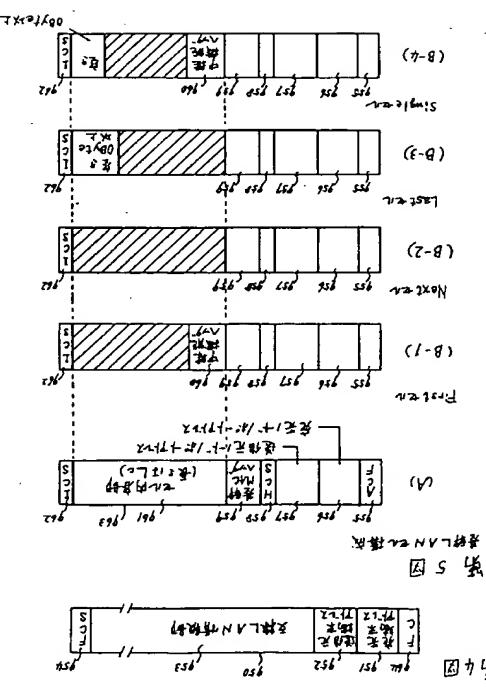


図 6 図 (4a1)

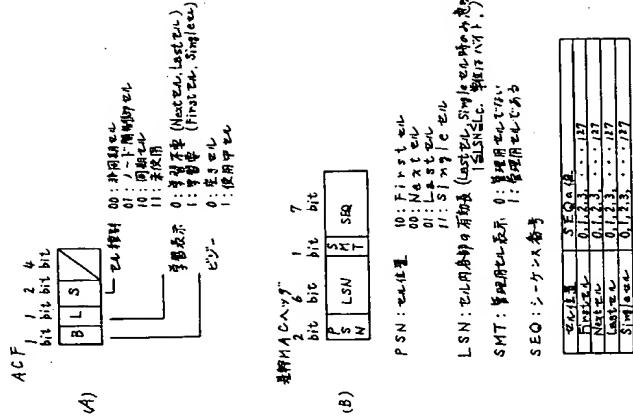
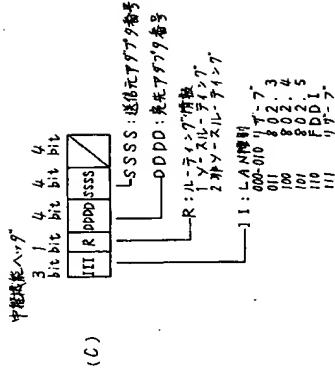
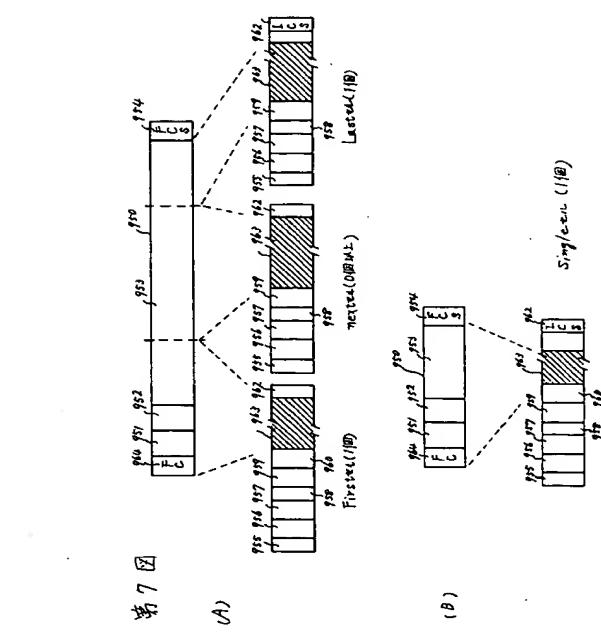


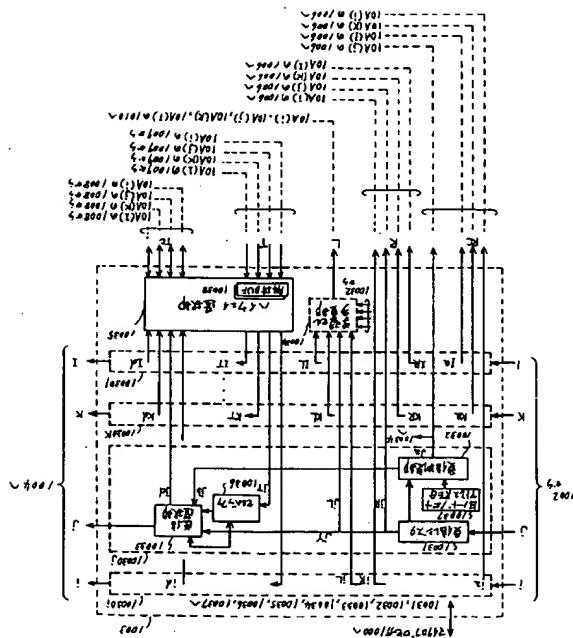
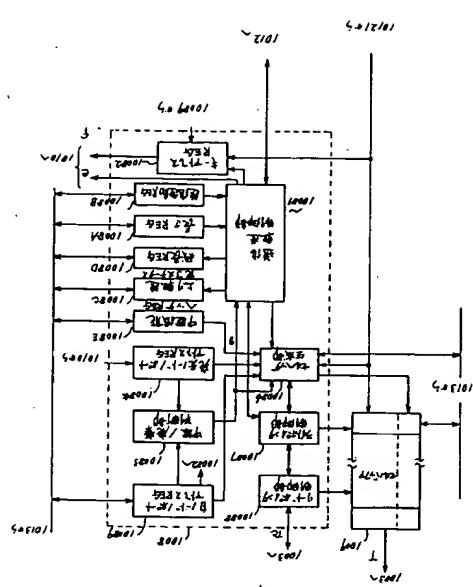
図 6 図 (4a2)

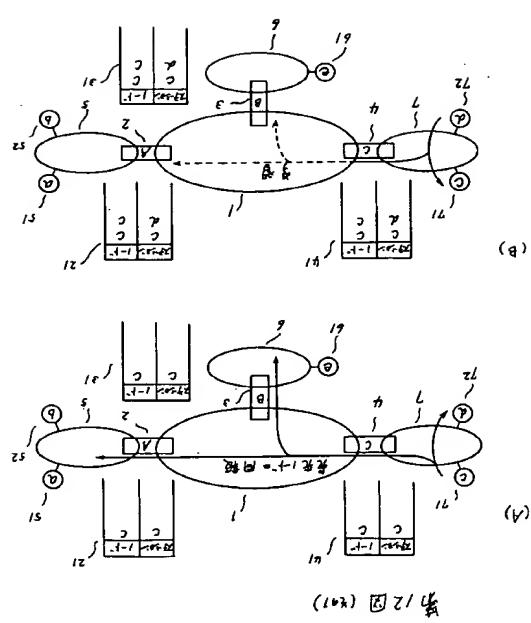




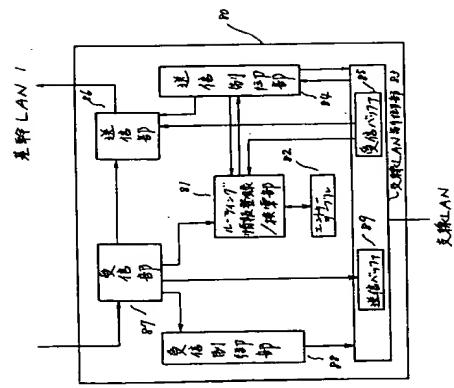
第8図

操作	R-1	R-2
P	D	i
q	E	j
半導体	-	-
:	:	:

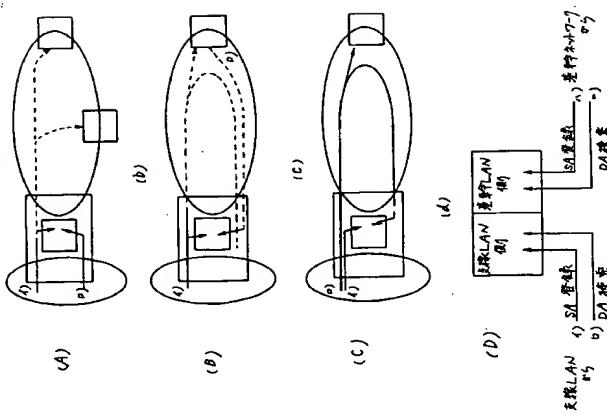




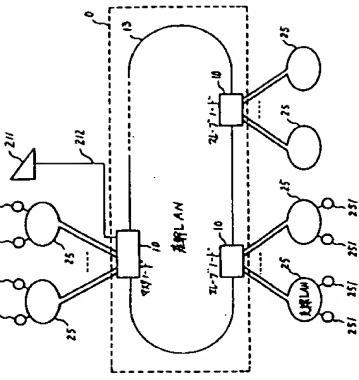
第14図



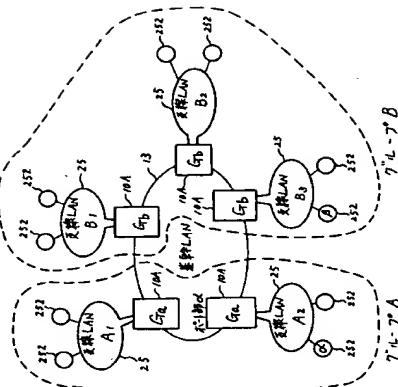
第15図



第16図



第17図



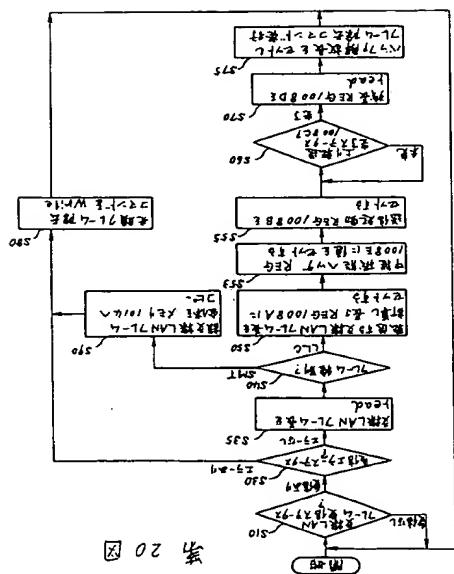


图 20

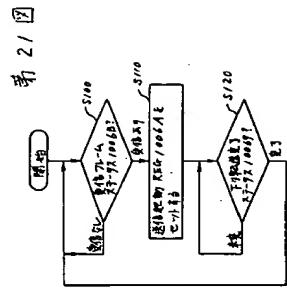
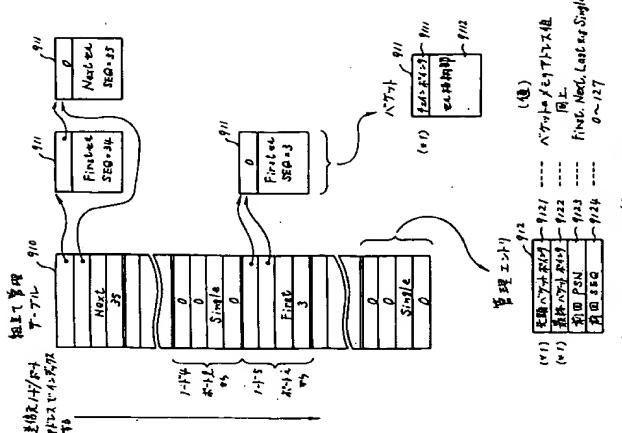


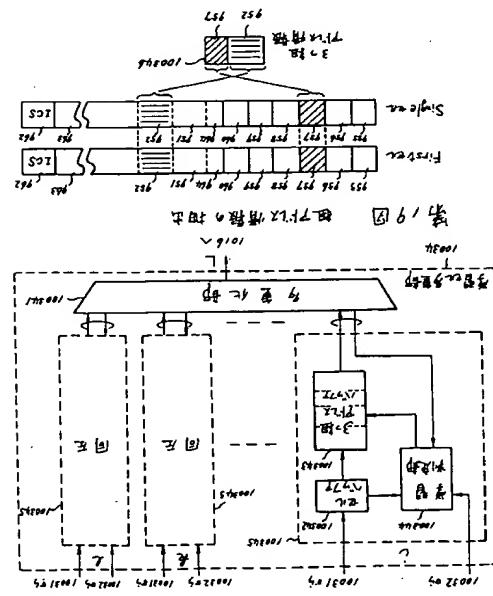
图 21

图 22



(*)1: は 0.1 秒以内に読み出しが完了する。

-402-

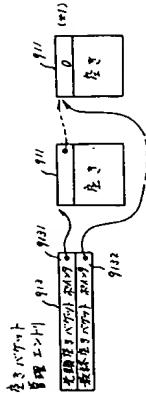
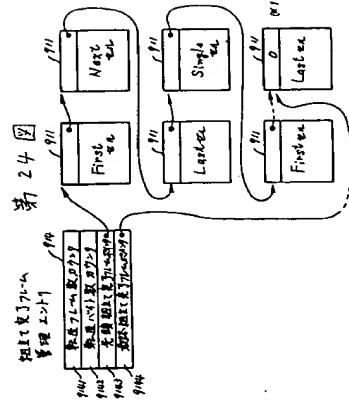


各層で 1 バイト単位で構成

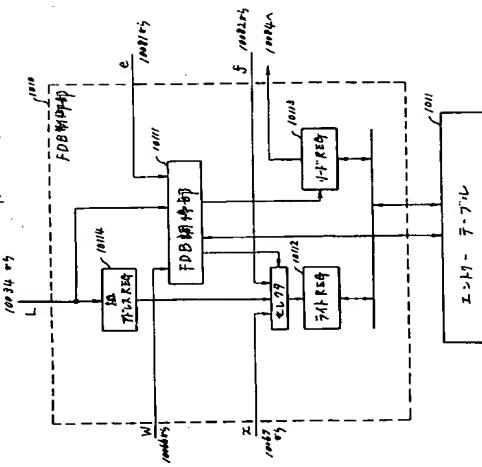
图 23

-401-

第 23 図

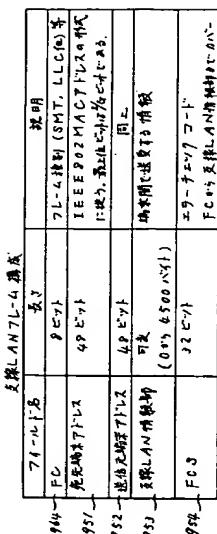
(※1) : $(L = 0.12 \mu m, f_c = 250 MHz)$ を示す。(※1) : $(L = 0.12 \mu m, f_c = 250 MHz)$ を示す。

第 25 図

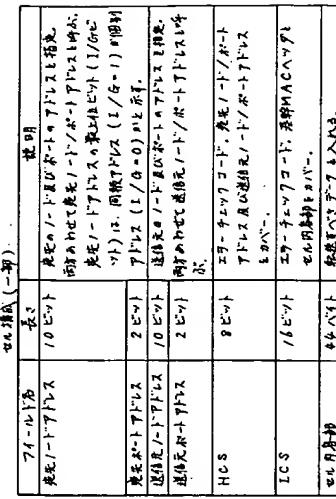


-403-

第 26 図



第 27 図



-404-

第 28 図
セレハツの値(同般73ワード4:7を除く)

74-ルバ		値
B	A.C.	(0011011111111111) / 0003 00
L	Singlet	Final 1st REG 0000000000000000
S	00 (非同期)	
先送 1-1 / R-1 TPLX	実現物(00'11...1') - 一条送替 TPLX (00'X...X 7e-7 7d-8) all 7'4 7'8<後進 0/1 N7-2>	
差送 1-1 / R-1 TPLX REG 100089 R-1	R-1 / R-1 TPLX REG 100089 R-1	
HCS	新規化値	
基軸	PSN	送信制御制御番号 10081 11111111
MAC	LSN	回数
八ビット	SMT	0
SEQ	既明文値	

第 31 図

PSN エラー-検査 テーブル	
今回 PSN 前回 PSN	Single
Single	(1) (3) X X
First	X X (5) (7)
Next	X X (6) (8)
Last	(2) (4) X X

注: (1) : PSN エラー-なし。 (2) : PSN エラー-検査用 (3) ~ (8) : SEQ 2-検査用 (7) : 前回 PSN

X : PSN エラー-有。

第 32 図

SEQ エラー-検査 テーブル (実現物(00'11111111))	
PSN エラー-無	SEQ エラー-無
(1), (2), (3) _{nr} (4)	今回 SEQ = 0 前回 SEQ 914 → 0
(5), (6), (7) _{nr} (8)	今回 SEQ = 914 → 今回 SEQ 914 → 今回 SEQ 914 →
(9) : ①~⑧は 第7回 (f) が無。 第 33 図	SEQ 2- 次度 9-7ル (実現物 (b) = 実 (f))

(1)~(8)は 第7回 (f) が無。
第 33 図

実現条件	
REG (0) 0	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (1)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (2)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (3)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (4)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (5)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (6)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (7)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件
REG (8)	SHIFT/00000000 R-1 / R-1 REG/0065 7'6-7'2 X REG/00669 R-1 -K 二段階条件

注: ①~⑧は 第7回 (f) が無。

(1)~(8)は 第7回 (f) が無。

PSN エラー-検査 テーブル	
PSN エラー-無	SEQ 2- 次度 7-7ル (実現物 (c) = 実 (f))
(1), (2), (3) _{nr} (4)	今回 SEQ = 0 (実 (f)) 前回 SEQ 7'6-7'2 X → 今回 SEQ = 0
(5), (6), (7) _{nr} (8)	今回 SEQ = 914 → 今回 SEQ 914 → 今回 SEQ = 0
(9) : ①~⑧は 第7回 (f) が無。	同上

(1)~⑧は 第7回 (f) が無。

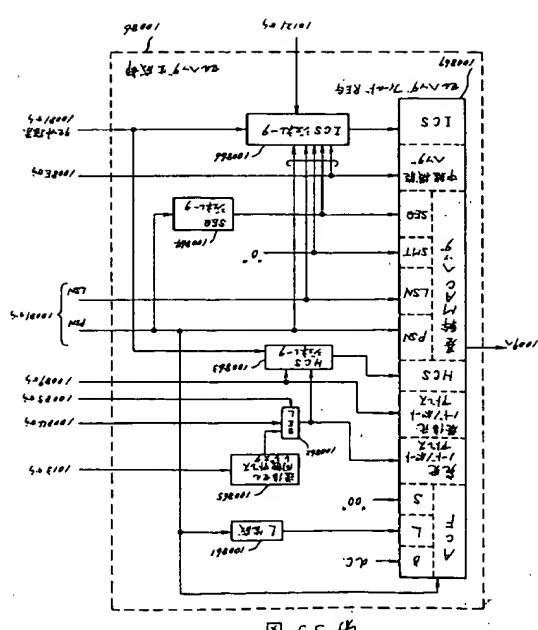


図 35

- 第1頁の続き
- ⑥発明者 鹿 安 美 弘 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内
⑥発明者 山 鹿 光 弘 神奈川県秦野市堀山下1番地 株式会社日立製作所神奈川工場内
⑥発明者 榛 山 邦 夫 神奈川県秦野市堀山下1番地 株式会社日立製作所神奈川工場内
⑥発明者 中 村 和 則 東京都小平市上水本町5丁目22番1号 日立マイクロコンピュータエンジニアリング株式会社内
⑥発明者 塚 越 雅 人 神奈川県川崎市麻生区王禅寺109番地 株式会社日立製作所システム開発研究所内
⑥発明者 寺 田 松 昭 神奈川県川崎市麻生区王禅寺109番地 株式会社日立製作所システム開発研究所内